

平成 16 年度 修士論文

超高速半導体光ロジックゲートの
光強度雑音抑制作用

学籍番号 0332036

豊田 将志

電子工学科 光エレクトロニクス講座
指導教官 上野芳康 助教授
提出日 平成 17 年 1 月 31 日

修士論文の和文要旨

大学院			電気通信学研究科			博士前期課程			電子工学専攻		
氏名			豊田 将志			学籍番号			0332036		
論文題目			超高速半導体光ロジックゲートの 光強度雑音抑制作用								
要旨											
超高速光 3 R の分野では SMZ 型光 3 R ゲートと PDSMZ 型光 3 R ゲートが研究されている。近年では、PDSMZ 型 2 段カスケード光 3 R ゲートで 40Gb/s の周回伝送が実証された[1-2]。しかしながら SMZ 型、PDSMZ 型光 3R ゲートの特性を予測する理論解析報告は乏しく[3]、我々の知る限り PDSMZ 型光 3R ゲートの理論モデルは報告されていない。特にパルス透過時間窓の形や光強度雑音抑制能力は信頼できるモデルや超高速受信システムでの直接的測定で調査されていなかった。 本研究では、超高速（42Gb/s）PDSMZ 型光 3 R ゲートの光強度雑音抑制量の特徴を初めて理論的に解析した。今回の理論解析で、PDSMZ 型光ゲートを 2 段カスケード接続することで'1'信号雑音（'0'信号雑音）を 57%（50%）に抑制した。またパルス透過時間窓の形が以前に考えられていた形と大幅に異なることが明らかとなった。さらに、信号波形歪を防ぐための条件、その歪のメカニズムを見出した。これらの信号波形歪を防ぐことにより 3.0ps～9.0ps の広範囲の入力信号パルス幅に対し強度雑音抑制量が大きいと予測した。また PDSMZ 型光 3R ゲートの非線形位相シフト量を 0.5π とした場合を境に雑音抑制（パルス透過時間窓）の振る舞いに変化した。今回の理論解析条件では、非線形位相シフト量を 0.7π とした場合に雑音抑制量が最大となった。さらに 1 段目 PDSMZ ゲート後にバンドパスフィルタを挿入することで'1'信号雑音抑制量の減少が改善し入力信号のタイミング耐性が 4.3ps となると予測した。 これらの結果より、本研究で用いた PDSMZ カスケード接続モデルの妥当性が確認された。本研究で用いた計算モデル技術は PDSMZ ゲートの設計と超高速全光スイッチの特徴を理解するため、および今後の実験研究を行う上でのおおきな指針となると期待される。											
参考文献											
[1] Y. Hashimoto, et al, 'Transmission at 40Gbps with a Semiconductor-based Optical 3R Regenerator,' ECOC2003, Mo4.3.3											
[2] R. Inohara, et al, 'Experimental verification for cascadeability of all-optical 3R regenerator utilizing two-stage SOA-based polarization discriminated switches with estimated Q-factor over 20dB at 40 Gbit/s transmission', ECOC2003, Mo.4.3.2											
[3] Y. Ueno, 'Theoretically predicted performance and frequency-scaling rule of a symmetric-Mach-Zender optical 3R gating', optics communications, pp.253-261, 2004											

概要

超高速光 3 R の分野では SMZ 型光 3 R ゲートと PDSMZ 型光 3 R ゲートが研究されている。近年では、PDSMZ 型 2 段カスケード光 3 R ゲートで 40Gb/s の周回伝送が実証された。しかしながら SMZ 型、PDSMZ 型光 3R ゲートの特性を予測する理論解析報告は乏しく、我々の知る限り PDSMZ 型光 3R ゲートの理論モデルは報告されていない。特にパルス透過時間窓の形や光強度雑音抑制能力は信頼できるモデルや超高速受信システムでの直接的測定で調査されていなかった。

本研究では、超高速 (42Gb/s) PDSMZ 型光 3 R ゲートの光強度雑音抑制量の特徴を初めて理論的に解析した。今回の理論解析で、PDSMZ 型光ゲートを 2 段カスケード接続することで '1' 信号雑音 ('0' 信号雑音) を 57% (50%) に抑制した。またパルス透過時間窓の形が以前に考えられていた形と大幅に異なることが明らかとなった。さらに、信号波形歪を防ぐための条件、その歪のメカニズムを見出した。これらの信号波形歪を防ぐことにより 3.0ps~9.0ps の広範囲の入力信号パルス幅に対し強度雑音抑制量が大きいと予測した。また PDSMZ 型光 3R ゲートの非線形位相シフト量を 0.5π とした場合を境に雑音抑制 (パルス透過時間窓) の振る舞いが変化した。今回の理論解析条件では、非線形位相シフト量を 0.7π とした場合に雑音抑制量が最大となった。さらに 1 段目 PDSMZ ゲート後にバンドパスフィルタを挿入することで '1' 信号雑音抑制量の減少が改善し入力信号のタイミング耐性が 4.3ps となると予測した。

これらの結果より、本研究で用いた PDSMZ カスケード接続モデルの妥当性が確認された。本研究で用いた計算モデル技術は PDSMZ ゲートの設計と超高速全光スイッチの特徴を理解するため、および今後の実験研究を行う上でのおおきな指針となると期待される。

目次

第1章 序論	1
第2章 研究背景	2
2.1 現在の光通信システム	2
2.2 将来の超高速全光通信システムとその要素デバイス	2
2.2.1 超高速全光通信システム	2
2.2.2 対称マッハツェンダー (Symmetric Mach-Zender, SMZ) 型 時分割多重解除器(Demultiplexer)	2
2.2.3 波長変換器	3
2.2.4 SMZ 型光 3 R(Re-amplifying, Re-shaping, Re-timing) ゲート	4
2.2.5 偏光識別対称マッハツェンダー (Polarization-discrimination SMZ, PDSMZ) 型光 3 R ゲート	4
2.2.6 従来の全光ロジックゲートシミュレーター	5
第3章 本研究の目的	1 2
第4章 PDSMZ 型光 3 R ゲートの理論モデル	1 3
4.1 本研究で開発した P D S M Z 型光 3 R ゲートシミュレーター	1 3
4.2 PDSMZ 型光 3 R ゲートの基礎動作方程式	1 3
4.3 PDSMZ 型光 3 R ゲートカスケード接続の理論モデル	1 4
第5章 PDSMZ 型光 3 R ゲート内部動作状態の理論解析結果	1 8
5.1 PDSMZ 型光 3 R ゲート内部の半導体光アンプ(Semiconductor Optical Amplifier, SOA)の動作状態	1 8
5.2 PDSMZ 型光 3 R ゲート内部の光干渉計の動作状態	1 8
5.3 PDSMZ 型光 3 R ゲートのパルス透過時間窓関数	1 9
第6章 PDSMZ 型光 3 R ゲートの光強度雑音抑制量の理論解析結果	2 1
6.1 光強度雑音分布とビット判定誤り率 BER(Bit Error Rate)による 光強度雑音抑制量の評価	2 1
6.2 入力信号パルス幅による光強度雑音抑制量の増減	2 1
6.3 1 段目位相バイアスによる光強度雑音抑制量の増減	2 2
6.4 非線形位相シフト量による光強度雑音抑制量の増減	2 2

第7章	PDSMZ 型光 3 R ゲートにより生じる'0'信号波形歪のメカニズムと その抑制方法	3 1
7. 1	'0'信号波形歪の種類	3 1
7. 1. 1	'1'信号タイミングと一致する時刻に'0'信号波形歪が生じる場合	3 1
7. 1. 2	'1'信号タイミングと一致しない時刻に'0'信号波形歪が生じる場合	3 1
第8章	PDSMZ 型光 3 R ゲートにおける入力信号のタイミング耐性	3 3
8. 1	タイミング耐性の定義	3 3
8. 2	PDSMZ 型光 3 R ゲートの入力信号タイミング耐性	3 3
8. 3	フィルタの挿入によるタイミング耐性の強化	3 3
第9章	全光 3 R ゲートの周波数スケーリング則	3 8
第10章	結論	4 0
	謝辞	4 1
	参考文献	4 2
付録-1	P D S M Z 型光 3 R ゲートプログラムのフローチャート	
付録-2	群遅延分散(Group Velocity Dispersion, GVD)によるパルス拡がりの検証実験	
付録-3	偏光解析実験準備	

第1章 序章

現在、インターネットや移動体通信の普及に伴い、通信システムのデータ処理速度の高速化、伝送距離の長距離化が課題になっている。なぜなら、現在の光通信システムは伝送路に光を用いているが、信号処理には電子トランジスタを用いている。そのため電子トランジスタの物理的制限要因により 40Gb/s を超える通信速度は望めない。そこで、データ処理を全光化することにより、通信システムのデータ処理速度が向上すると期待されている。また光信号を長距離伝送させるために、劣化した信号波形を 3 R (Re-amplifying, Re-shaping, Re-timing) 再生する必要がある。3R 再生にも電子トランジスタが用いられており、40Gb/s 以上の 3R 再生が困難となっている。そこで 40Gb/s を超える超高速な時分割多重(OTDM)通信を行うため、および 40Gb/s の 3R 再生システムの消費電力を低減するために光 3R ゲートによる全光 3 R 再生が期待されている。

これまでの超高速光 3 R の分野では対称マッハツェンダー (Symmetric Mach-Zender, SMZ) 型光 3 R ゲート[1-1]と偏光識別対称マッハツェンダー(Polarization Discrimination Symmetric Mach-zender, PDSMZ)型光 3 R ゲート[1-2]で 10~80Gb/s の全光 3 R 再生が実験実証されている。しかしながら我々の知る限り、今まで PDSMZ 型光 3R ゲートの理論モデルは報告されていない。特にパルス透過時間窓の形や光強度雑音抑制能力は信頼できるモデルや超高速受信システムでの直接的測定で調査されていなかった。

本研究で、我々は PDSMZ 型光 3 R ゲートの世界最初の理論モデル計算例、及びそれらの妥当性について報告する[(1-3)-(1-6)]。

第2章 研究背景

2. 1 現在の光通信システム

現在の光通信システムにおいて、送信側では利用者が伝送したい信号をまず電気信号に変え、次に半導体レーザや発光ダイオードなどの通信用光源から出る光の強さを電気信号に従って変調する。そしてこの光信号を光ファイバ伝送線路で遠方へ送る。受信側では光信号を光検出器で受け、電気信号に変換し利用者が理解できる信号に復調し通信が完了する。つまり、現在の光通信システムは伝送路のみ光を用い、信号処理の部分は電子トランジスタにより行っている。そのため電子トランジスタ中の電子の動作速度限界である 40GHz 以上の通信は困難となっている。そこで光のポテンシャルを十分に生かすために光信号の光電変換を行わず、光のみで信号処理を行う光ロジックゲートが注目されている。

2. 2 将来の超高速全光通信システムとその要素デバイス

2. 2. 1 超高速光通信システム

近年のマルチメディア通信容量の増大とともに基幹系の通信容量の拡大が必須となっている。その要求には、波長分割多重 (Wavelength Division Multiplexing, WDM) 方式のみでは対応できないと考えられている。なぜなら上記の要求を満たすためには波長数が非常に増大することから、システムコスト、消費電力などを抑えることが困難となるためである。そこで大容量化に向けた技術として波長分割多重方式に加えて時分割多重 (Time Division Multiplex, TDM) 方式による信号の多重化技術をあわせて行うことで、数 Tb/s の通信が可能であると考えられている。

これらの超高速光通信システムのキーデバイスの 1 つとして注目されているのが超高速全光スイッチである。この超高速全光スイッチにより、全光時分割多重解除 (Demultiplex, Demux) [2-1]、信号パルス波長変換、信号パルス再生を行うことができる。特に光交換により光を電気に変換することなくパスを切り替えたり、信号のオン、オフを行ったりするための波長変換器 (Delayed Interferometer Signal-Wavelength Converter, DISC) [2-2] は重要であると考えられている。また光信号を長距離伝送させるためには超高速な 3 R 再生が必要である。これらの超高速光 3 R の分野では対称マッハツェンダー (SMZ) 型光 3 R ゲート [1-1] と偏光識別対称マッハツェンダー (PDSMZ) 型光 3 R ゲート [1-2] が研究されている。これら超高速全光スイッチのポイントは超高速動作、低パワー動作、良好なスイッチング特性である。

2. 2. 2 対称マッハツェンダー (Symmetric Mach-Zender, SMZ) 型時分割多重解除器 (Demultiplexer)

図 2-1 に光時間分割多重方式 (OTDM) 通信を模式的に示す。送信部では、短パルス光源の出力を分岐し、それぞれを光変調器で符号化した後、時間をずらして足し合わせた信号をファイバで伝送する。このようにして 40Gb/s のパルス列を 4 系統時間的に多重 (MUX) し、

第10章 結論

本研究で初めてカスケード接続を用いた PDSMZ 型光 3R ゲートを設計した。今回の理論解析により実験研究の段階で予想されていただけであった PDSMZ 型光 3R ゲートの強度雑音抑制量を理論的に初めて計算した。PDSMZ 型光 3R ゲート 1 段では実験実証において '1' 信号雑音抑制量は大きいと予想されており、今回の理論解析でも雑音抑制量が大きいことが明らかとなった。これに対し、'0' 信号雑音抑制量についてはモデルや実験報告が乏しく、今回の理論解析において、雑音抑制量が小さく逆に雑音が増加する結果を初めて明らかにした。その結果をもとに PDSMZ 2 段カスケード接続を用い位相バイアスを最適に設定することで、'1' 信号雑音 ('0' 信号雑音) の判定閾値範囲の幅が 57%(50%) に抑制した。この最適状態は最近報告された 40Gb/s 周回伝送実験[2-7]とかなりよく一致した。また PDSMZ 型光 3R ゲートの非線形位相シフト量を 0.5π とした場合を境に雑音抑制 (パルス透過時間窓) の振る舞いが増加した。今回の理論解析条件では、非線形位相シフト量を 0.7π とした場合に雑音抑制量が最大となった。

さらにパルス透過時間窓の形、信号波形歪を防ぐための条件、その歪のメカニズムも評価した。その結果 PDSMZ 型光 3R ゲートには発生起源の異なる 2 種類の波形歪があると予測した。1 つはパルス透過時間窓が完全に閉まらないことによるクロックパルスの漏れ出しであり、もう 1 つは PDSMZ 型光 3R ゲートの特徴である 1 つの信号に対し 2 つの窓が開くことによる、クロック光パルスの隣のパルス透過時間窓への漏れ出しであった。パルス透過時間窓を閉め、クロック光パルス幅を短くしこれらの漏れ出しによる歪をなくすことにより 3.0ps~9.0ps の広範囲の入力信号パルス幅に対し強度雑音抑制量が大きいと予測した。また 1 段目 PDSMZ ゲート後にバンドパスフィルタを挿入することで '1' 信号雑音抑制量の減少が改善し入力信号のタイミング耐性が 4.3ps となった。さらに PDSMZ 型光 3R ゲートでは、SMZ 型 3R ゲートの場合と同様の周波数スケーリング側が成り立つと予測した。

これらの結果より、本研究で用いた PDSMZ カスケード接続モデルの妥当性が確認された。そのため今回の理論解析結果が実験では困難である雑音抑制メカニズムの解明、最適動作条件の探索に大きく役立つと考える。また今回幅の広い入力信号パルス(9.0ps)でも強度雑音が抑制されたことから、現在の基幹通信ネットワークでの実現の可能性を見出した。本研究で用いた計算モデルの技術は PDSMZ ゲートの設計と超高速全光スイッチの特徴を理解するため、および今後の実験研究を行う上でのおおきな指針となると期待される。今後は無限周回伝送の実現のためにジッタ耐性 (Re-timing)、ASE 雑音量について検討する必要がある。

謝辞

本研究を進めるに際し、懇切なるご指導を賜りました上野芳康助教授に深く感謝をします。実験においては博士課程 1 年の坂口淳氏、理論解析研究では修士課程 1 年の鈴木励氏、昨年度卒業生の永末洋平氏のご意見、助言を受け研究活動に大いに役立てることができました。また上野研究室の皆様に常日頃より、研究に対する有益なご意見、助言、激励を受け、研究活動の大きな励みとなりました。

参考文献

- [1-1] 中村 滋, 高橋森生, 玉貫岳正, 清水隆徳, 阿江 敬, 森 一男, 古川昭雄, 佐々木 達也, 田島一人, 「長尺 SOA を搭載した対称マッハツェンダ全光スイッチによる 42Gbps パルス再生・波長変換」, 第 64 回応用物理学会学術講演会, 2003 年 8 月, 福岡大学, 福岡, no. 3, p. 1081, 31p-YK-9
- [1-2] K. Tajima, S. Nakamura, and Y. Sugimoto, "Ultrafast polarization-discriminating Mach-Zender all-optical switch," Appl. Phys. Lett. 67 (1995) 3709
- [1-3] 豊田将志, 鈴木 励, 永末洋平, 上野芳康, 「PDSMZ 型光 3R ゲート性能の理論解析」, 第 51 回応用物理学会学術講演会, 2004 年 3 月, 東京工科大学, 東京, no. 3, p. 1313, 30p-ZV-16
- [1-4] 豊田将志, 鈴木 励, 上野芳康, 「PDSMZ 型半導体光 3R ゲートの光強度雑音抑制力の理論設計」, 第 65 回応用物理学会学術講演会, 2004 年 9 月, 東北学院大学, 仙台, no. 3, p. 1050, 2p-ZM-5
- [1-5] 豊田将志, 鈴木 励, 上野芳康, 「超高速 40Gb/s 光 3R ゲートの光強度雑音抑制作用」, フォトニックネットワーク研究会, 2004 年 10 月, p.43-48
- [1-6] 豊田将志, 上野芳康, 「超高速半導体光 3R が備える光雑音抑制力の入力信号タイミング耐性」, 第 66 回応用物理学会学術講演会, 2005 年 3 月, 埼玉大学, 埼玉, 発表予定
- [2-1] S. Nakamura, Y. Ueno, and K. Tajima, "Error-free all-optical demultiplexing at 336Gb/s with a hybrid-integrated Symmetric Mach-Zender all-optical switch," Optical Fiber communication, FD3 (PD), Anaheim 2002
- [2-2] Y. Ueno, S. Nakamura, and K. Tajima, "Nonlinear phase shifts induced by semiconductor optical amplifiers with control phases at repetition frequencies in the 40-160-GHz range for use in ultrahigh-speed all-optical signal processing," J. Opt. Soc. Am. B, vol. 19, no. 11, pp. 2573-2589, Nov. 2002
- [2-3] 鈴木 励, 「光 3R ロジックゲートにおけるジッタ耐性と波長チャープ特性の研究」, 電気通信大学卒業論文, 2004 年 3 月
- [2-4] A. E. Kelly, I. D. Phillips, R. J. Manning, A. D. Ellis, D. Nasset, D. G. Moodie, and R. Kashyap, "80Gb/s all-optical regenerative wavelength conversion using semiconductor optical amplifier based interferometer," Electron. Lett. 35 (1999) 1477
- [2-5] Y. Ueno, S. Nakamura, and K. Tajima, "Penalty-free error-free all-optical data pulse regeneration at 84Gb/s by Using a Symmetric-Mach-Zender-Type Semiconductor Regenerator," ECOC 2001, Th.F.2.1
- [2-6] H.J. Thiele, A. D. Ellis, and I. D. Phillips, "Rcirculating loop demonstration of 40 Gbit/s all-optical 3R data regeneration using a semiconductor nonlinear interferometer," Electron. Lett. 35 (1999) 230
- [2-7] Y. Hashimoto, R. Kuribayashi, S. Nakamura, and I. Ogura, "Transmission at 40 Gb/s with a Semiconductor-based Optical 3R Regenerator," ECOC 2003, Mo 4.3.3
- [2-8] R. Inohara, M. Tsurusawa, K. Nishimura, and M. Usami, "Experimental verification for cascability of all-optical 3R regenerator utilizing two-stage SOA-based polarization discriminated switches with estimated Q-factor over 20 dB at 40 Gbit/s transmission," ECOC 2003, Mo 4.3.2.
- [2-9] Y. Ueno, "Theoretically predicted performance and frequency-scaling rule of a Symmetric-Mach-Zender optical 3R gating," Opt. Comm. 229 (2004) 253.
- [2-10] 永末 洋平, 「光 3R ゲートの二次元マッピング解析とデジタル符号誤り率解析」, 電気通信大学卒業論文, 2004 年 3 月