

超高速全光ゲート動作中の半導体光増幅器内部の電子-光子変換効率

坂口 淳, Ferran Salleras, 上野芳康

電気通信大学 電子工学専攻

e-mail:sakaguchi@ultrafast.ee.uec.ac.jp

1 始めに

光通信容量の需要の増加に伴い、信号波長変換や信号再生、ルーティング等の信号処理を光-電気-光変換なしに光信号のみで行える全光信号処理ゲートが活発に研究されている。特に光変調素子として半導体光増幅器(SOA)を用いた全光ゲート[1,2]は広帯域(40~320 Gb/s)と低消費電力(400~1000 mW)、安定性、小サイズを兼ね備えている為に最も実用化が望まれている。ここでより一層 SOA 型全光ゲートの消費電力を下げる為には、SOA に注入した電流(キャリア)総量に対して、超高速な制御光が誘導放出により光子に変換・消費できるキャリアの割合 η (図1)を高める事が有効と考えられる。超高速ゲーティング時における SOA 内のキャリア変換効率に関してこれまで研究報告はされていなかったが、我々はこの効率の評価法を昨年独自に開発した[3]。今回は断面構造及び有効素子長 L の異なる複数の SOA 試料を用意し、構造が変換効率に与える影響を調べた。

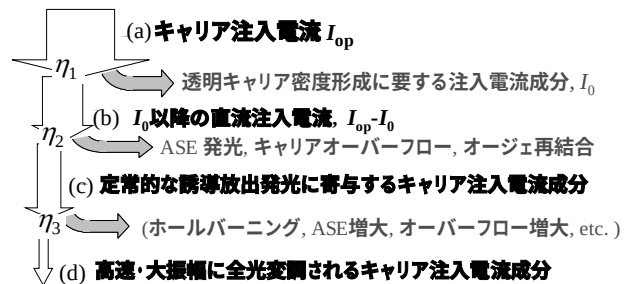


図1: 注入キャリアが超高速光変調に利用されるまでの損失過程のモデル (各段階の変換効率 η_1, η_2, η_3 , トータル変換効率 $\eta = \eta_1 \times \eta_2 \times \eta_3$)

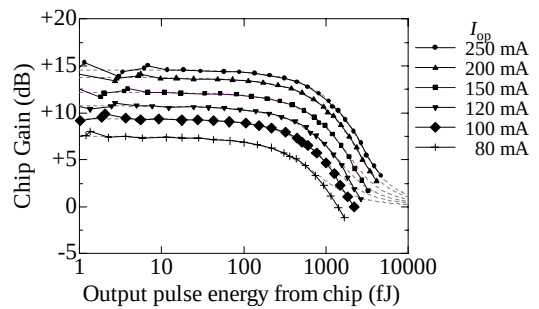


図2: 超高速パルス光(幅2 ps, $\lambda=1555\text{nm}$)に対するSOAの利得飽和 SOA: I 社型, 有効素子長 $L=700\text{ }\mu\text{m}$ 実線: 測定結果, 破線: 理論式による fit

2 変換効率の測定結果

変換効率の測定は超高速パルス光に対する SOA の利得飽和(図2)を測定し、その利得飽和エネルギー E_{sat} (100~1000 fJ)から図1の最終段階(d)における有効キャリア数 N_{pulse} を求めることで行った。パルスは 160 Gb/s 相当の全光ゲートで使われる時間幅 2 ps のモードロックパルスを用い、単独パルスに対する効率を調べる為に周波数を 0.65 GHz まで下げている。またキャリア寿命 τ_c (30~400 ps)や cw 利得飽和強度の測定を利用して途中過程(b)、(c)でのキャリア数も測定し、損失過程の段階的な分析も行った。

図3に各試料で得られた変換効率を示す。SOA 構造に応じ 5%~20% まで効率に差が生じている。特に I 社型の試料では素子長が長いほど高い効率を得られている。段階別分析によりこれには効率 η_2 の影響が最も大きいことが判明した。今後さらに異なる構造の SOA を調べ、断面構造への依存性や η_3 の支配要因を解明する事が利用効率の改善に重要と考えられる。

参考文献

1. Y. Ueno et. al., *IEEE Photonics Technol. Lett.*, vol. 13, no. 5, pp. 469-471, (2001).
2. Y. Liu et. al., *The Optical Fiber Communication Conference & Exposition (OFC)*, PDP-28 (2006).
3. J. Sakaguchi et. al., *International Symposium on Contemporary Photonics Technology (CPT)*, P-26 (2006)

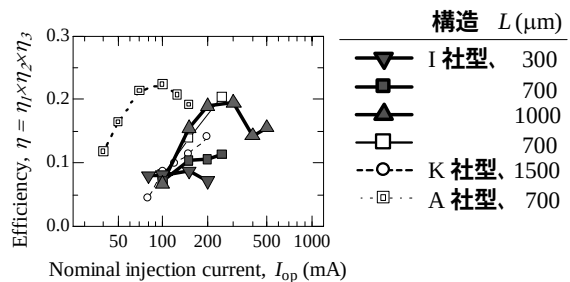


図3: 各SOAの電子-光子変換効率の測定結果