

SMZ 型光 3R ゲートの光強度雑音抑制力と ジッター抑制力の理論設計

Amplitude-noise and timing-jitter-suppression capabilities
 of SMZ-type optical-3R gates

上野芳康 豊田将志 鈴木 励
 Yoshiyasu Ueno Masashi Toyoda Rei Suzuki

電気通信大学 電子工学専攻
 Graduate School of Electronic Engineering, Univ. of Electro-Communications

1. まえがき

対称マツハツェンダー型(SMZ 型)全光ゲート構造[1]や偏光識別 SMZ 型(PDSMZ)全光ゲート構造[2, 3]を利用した光 Demux[4-6]、信号波長変換[7, 8]、光 3R 再生ゲート[9-13]の実証実験が成功を収めてきた。超高速、省エネルギー、小型集積化可能[4, 5]な最先端半導体光ゲート群として、さらには 160Gb/s 以上の次世代高速ネットワーク開発の推進力の 1 つとして、さらなる発展が期待されている。

光 3R ゲートとして機能する PDSMZ ゲート構成および SMZ ゲート構成については、ゲート単体の無誤り高速動作実証(84Gb/s PDSMZ ゲート[9]、42Gb/s SMZ ゲート[10])に続き、PDSMZ ゲート部とクロック抽出部を組み合わせた長距離光 3R 再生周回伝送実験における光雑音抑制性能例や中継間隔拡大が報告された(40GHz, 2 段カスケード接続 PDSMZ ゲート構成, 図 1 [11-13])。PDSMZ や SMZ ゲート内部のキーコンポーネントとなる半導体光増幅器 (SOA) は現在、バルク InGaAs(P)活性層を備えた従来型 SOA である。バルク SOA の消費電力は $1.5V \times 200mA \times 2 \text{ 台} = 0.6W$ 程度である。

一方、実験的な光 3R ゲート性能指標 (光強度雑音抑制力、タイミングジッター抑制力、消費電力) を裏付けるべきデバイス設計基盤は、まだ開発途上段階にある。光 3R ゲートの高性能化・高速化研究、さらにそれらを支える次世代 SOA 研究に強力な指針を与えるゲートモデルが、今後必要不可欠と考えられる。

本報告では、光 3R ゲートの理論モデル研究の一連の結果 [14-18] を紹介する。

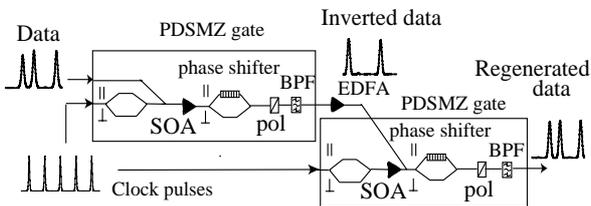


図 1 PDSMZ-3R ゲート構成 (2 段カスケード接続)

2. SMZ 型ゲート群の理論モデル

本報告の研究で利用している SMZ 型ゲートモデルの主要部は、SOA 内部で起きる高速かつ高周波な相互位相変調と相互利得変調のモデルである[8, 14]。ゲートモデルの妥当性を検証した実験研究は、SMZ-DISC 型波長変換実験 (10 ~ 40GHz, 一部 160GHz [8])、及び、SMZ 型光 Demux 実験(160Gb/s [5])である。以下に述べる光 3R ゲート動作のモ

デル計算では、SOA チップの非飽和利得 = 28dB、キャリア寿命 = 50 ps とした。入力信号として、正規分布の擬似ランダム強度雑音や擬似ランダムタイミングジッターを重畳した擬似ランダムデジタル符号化 RZ 信号パルス列を用い、信号ビットレート = 42Gb/s とした。

3. 光 3R ゲートの光強度雑音抑制力

図 2 に、PDSMZ-3R ゲート (2 段カスケード接続構成) が備える光強度雑音抑制力のモデル計算例[18]を示す。2 段カスケードゲート後の 1 信号、0 信号のランダム雑音分布の幅は、第 1 ゲート入力時の 50 ~ 60% 程度まで抑制された。各段のゲート論理は反転論理である。良好な雑音抑制力を示した信号パルス幅 (6.0ps) とクロックパルス幅 (3.0ps) の組み合わせは伝送実験報告[12, 13]にほぼ一致し、PDSMZ 内部遅延時間相対値 ($\Delta t/T = 0.62$, $T = 1/f = 24ps$) は報告[12]によく一致した。従って、光 3R 実験状況を概ね再現したと考えられる。その他のパラメータ設定値は、文献[14]の値を継承した。また、図 2 の雑音抑制力は 8.0 ps 程度の入力信号まで概ね保持されると考えられる (図 3)。

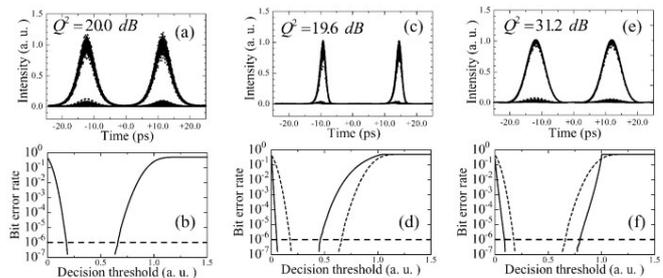


図 2 PDSMZ-3R ゲート 2 段の光強度雑音抑制力, 42 Gb/s
 (a)(b): 入力, (c), (d): 第 1 段出力, (e), (f): 第 2 段出力

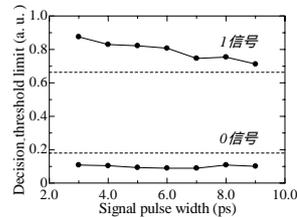


図 3 光雑音抑制力の入力信号幅依存性
 実線: 出力信号の判定閾値限界値 (@BER = 10⁻⁶)
 破線: 入力信号の判定閾値限界値 (@BER = 10⁻⁶)

雑音抑制力を系統的に調べる過程でいくつかの出力波形劣化可能性要因 (≈ 出力雑音増大要因) が見つか

らの発生メカニズムも判明した[18]。例えばクロックパルス幅やパワー設定が不適切な場合は、出力波形にクロックの洩れ成分が出現する(図4)。さらに第2ゲートに入力する信号の幅も重要な要因であり、幅の狭い第1ゲート出力を幅の狭いまま第2ゲートへ入力するとタイミング耐性が劣化することが明らかとなった。第1ゲート入力信号と同じ幅(6ps)に復元すると、許容入力タイミング範囲が顕著に拡大した。

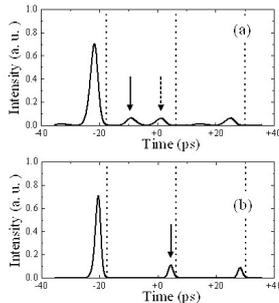


図4 出力波形劣化例とその要因 [(a) クロック幅=5.0ps と過大な場合、(b) クロックパワーが過小な場合]

以前の研究で SMZ 型ゲートモデルから解析的に導出された周波数スケリング則[8, 14]については、3R 再生動作中の PDSMZ ゲートのモデル計算でも同様に成立することを確認した [18]。

4. 光 3R ゲートのタイミングジッター抑制力

SMZ-3R ゲート構成 1 段(図5)が備える入力タイミングジッター抑制力のモデル計算例[17]を、図6に示す。本例のゲート論理は非反転論理である。3R ゲート後のジッター抑制率は入力ジッター量を増やしてもほぼ一定を保ち、1/6 ~ 1/7 と極めて強いジッター抑制力を示した。ただし、若干の出力強度雑音の増加が認められた。

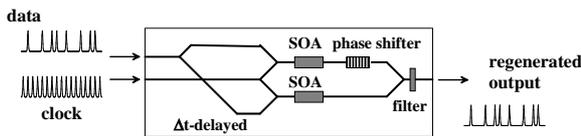


図5 SMZ-3R ゲート構成 (1 段構成)

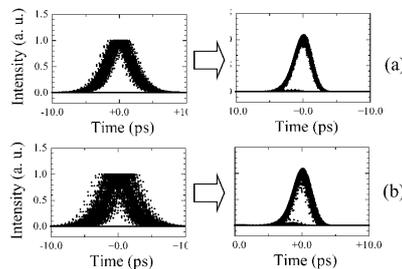


図6 SMZ-3R ゲート 1 段のジッター抑制力, 42 Gb/s
左図: 入力、右図: 出力

5. 出力波長チャープ特性

図7(a)に、SMZ-3R ゲート出力の波長チャープ状態の計算例を示す[17]。ゲート出力後に線形分散伝送路を伝送させる場合を想定し、伝送距離とともに拡大する信号幅を計

算した結果、3R ゲート出力が概ね線形チャープ状態(+0.5nm/ps, 図8)にあることが示唆された。過渡的で大きな XPM が起きているにもかかわらず高次チャープ成分が小さいことは、SMZ 型ゲート群の特徴の一つ[19]と考えられる。一方、ゲート内部の光干渉バイアス設定値が不適切な場合は、伝送途中で複雑な波形歪を繰り返すことが判明した(図7(c)(d))。

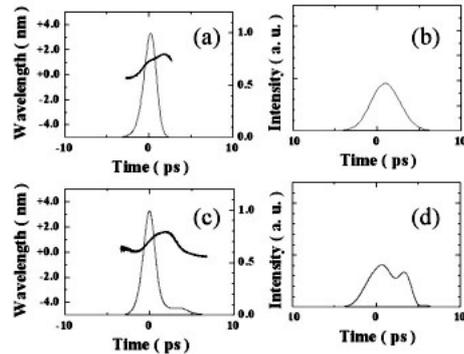


図7 SMZ-3R ゲート直後と線形分散伝送後の信号波形
(a)(c) 出力波形と波長チャープ、(b)(d) 線形分散伝送後、
(a)(b) @最適位相バイアス、(c)(d) @位相バイアス過大

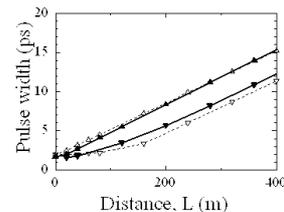


図8 線形分散伝送路伝送後の信号幅
実線: 3R ゲート出力信号、破線: 線形チャープ信号

6. 結論

光 3R ゲートの強度雑音抑制力、ジッター抑制力、波形劣化可能性要因、出力波長チャープ、周波数スケール則等のモデル計算例を報告した。光 3R 実験研究、さらに次世代ゲート用 SOA の高性能化研究に役立つと期待される。

[1] K. Tajima, Jpn. J. Appl. Phys. **32** (1993) L1746, [2] K. Tajima, et al., Appl. Phys. Lett. **67** (1995) 3709, [3] N.S. Patel et al., IEEE Photonics Technol. Lett. **8** (1996) 1695, [4] S. Nakamura, et al., IEEE Photonics Technol. Lett. **12** (2000) 425, [5] Y. Ueno et al., IEICE Trans. Electron. **E86-C** (2003) 731, [6] A. Suzuki, et al., ECOC 2003, Mo 3.6.1, [7], Y. Ueno et al., IEEE Photonics Technol. Lett. **10** (1998) 346, [8], Y. Ueno et al., J. Opt. Soc. Am. B19 (2002) 2573, [9] Y. Ueno, et al., ECOC 2001, Th.F.2.1, [10] 中村滋他, 応用物理学会 2003 年 8 月, 31p-YK-9, [11] M. Tsurusawa et al., OFC 2003, ThX3, [12] R. Inohara et al., ECOC 2003, Mo 4.3.2, [13] Y. Hashimoto et al., ECOC 2003, Mo 4.3.3, [14] Y. Ueno, Opt. Comm. **229** (2004) 253, [15] 鈴木励他, 応用物理学会 2004 年 3 月, 30p-ZV-17, [16] 豊田将志他, 応用物理学会 2004 年 3 月, 30p-ZV-16, [17] R. Suzuki et al., OECC 2004, 13E2-1, [18] 豊田将志他, 信学技報 **PN2004-56** (2004) pp. 43-48, [19] Y. Ueno et al., Jpn. J. Appl. Phys. **38** (1999) L1243.